

502P0906W000

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 9 - 2 7 0 9 5 4

(43) 公開日 平成 9 年 (1 9 9 7) 1 0 月 1 4 日

(51) Int. Cl. °	識別記号	庁内整理番号	F I	技術表示箇所
H04N 5/265			H04N 5/265	
G09G 5/00	510		G09G 5/00	510 S
	530			530 M
5/14			5/14	Z
H04N 7/15			H04N 7/15	

審査請求 未請求 請求項の数 2 O L (全 1 2 頁)

(21) 出願番号	特願平 8 - 8 1 1 4 7	(71) 出願人	0 0 0 0 0 5 1 0 8 株式会社日立製作所 東京都千代田区神田駿河台四丁目 6 番地
(22) 出願日	平成 8 年 (1 9 9 6) 4 月 3 日	(72) 発明者	滝沢 正明 神奈川県横浜市戸塚区戸塚町 2 1 6 番地 株式会社日立製作所情報通信事業部内
		(72) 発明者	遠藤 智 神奈川県横浜市戸塚区戸塚町 2 1 6 番地 株式会社日立製作所情報通信事業部内
		(74) 代理人	弁理士 高橋 明夫 (外 1 名)

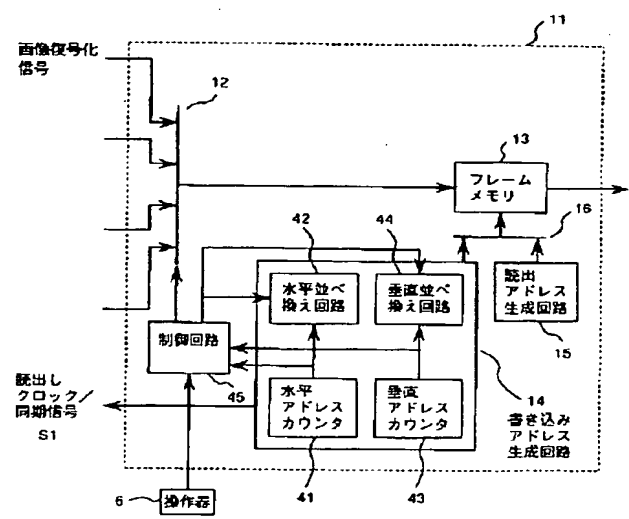
(54) 【発明の名称】 画面合成回路

(57) 【要約】

【課題】 サンプリング回路やバッファメモリを用いず、簡単な処理で位相差のない画面を合成できる小型で経済的な画面合成回路を実現する。

【解決手段】 画面合成回路において、複数の入力信号のひとつを選択するスイッチと、スイッチの切り替え制御回路と、選択された画像信号を書き込むフレームメモリと、フレームメモリへの書き込みアドレスを生成するとともに、スイッチ切り替え情報を制御回路へ送る書き込みアドレス生成回路と、フレームメモリからの読み出しアドレスを生成する回路と、書き込み／読み出しアドレス生成回路を切り替えるスイッチを有し、書き込みアドレス生成回路は、複数の入力信号に対して共通の読み出し同期信号を供給するようにする。

図 2



【特許請求の範囲】

【請求項 1】 指定された分割モードに従って、複数の入力画像信号を一つの画面上に合成して、一つの画像信号として出力する画面合成回路において、

複数の入力画像信号のうちの一つを選択する画像選択スイッチと、

その画像選択スイッチの切り替えを制御する制御回路と、

前記画像選択スイッチにより選択された画像信号を書き込むフレームメモリと、

そのフレームメモリへの画像信号の書き込みアドレスを生成し、前記画像選択スイッチの切り替えのための情報を前記制御回路へ送る書き込みアドレス生成回路と、

前記フレームメモリからの読み出しアドレスを生成する読み出しアドレス生成回路と、

前記書き込みアドレス生成回路と前記読み出しアドレス生成回路を切り替えるアドレス切り替えスイッチとを有し、

前記書き込みアドレス生成回路は、

水平方向のアドレスをカウントする水平アドレスカウンタと、

垂直方向のアドレスをカウントする垂直アドレスカウンタと、

前記水平アドレスカウンタの出力値を変換し、前記画像選択スイッチで選択した画像信号を書き込む前記フレームメモリの水平アドレス値を出力する水平並べ換え回路と、

前記垂直アドレスカウンタの出力値を変換し、前記画像選択スイッチで選択した画像信号を書き込む前記フレームメモリの垂直アドレス値を出力する垂直並べ換え回路とを備え、

前記複数の入力画像信号を、前記書き込みアドレス生成回路からの共通の読み出し同期信号に基づいて読み出し、

読み出した画像信号を、前記画像選択スイッチにより選択し、前記水平並べ換え回路、前記垂直並べ換え回路の出力値に基づいて、前記フレームメモリに書き込み、そのフレームメモリに書き込んだ信号を、前記読み出しアドレス生成回路で生成したアドレスに従って読み出して出力することを特徴とする画面合成回路。

【請求項 2】 前記複数の入力画像信号が、 k 個あって (k は、正の整数)、 $m \times n = k$ を満たす条件の下で、前記指定された分割モードが、水平 m 個、垂直 n 個に等分割する場合であり (m 、 n は、正の整数)、合成された画面の画素数が、水平画素数 h 、垂直画素数 v (h 、 v は、正の整数) である場合において、前記画像信号の読み出し時の前記水平アドレスカウンタの値が i (i は、 0 から $h-1$ までの整数を巡回する)、前記垂直アドレスカウンタの値が j (j は、 0 から $v-1$ までの整数を巡回する) のときは、

前記複数の入力画像信号から、 0 番目を最初として、第 $\{(j \bmod n) \times m + (i \bmod m)\}$ 番目の入力画像信号を前記画像選択スイッチにより選択して ($(j \bmod n)$ 、 $(i \bmod m)$ は、 j を n で、 i を m でそれぞれ割った余りを表す、以下この請求項において、同じ)、

前記フレームメモリ上に、水平方向と垂直方向の位置を合成される画面の画素の位置と対応させて書き込むものとして、

10 前記水平並べ換え回路および前記垂直並べ換え回路の出力値に基づいて、

水平方向の画素の位置が、 0 番目を最初として、 $(i \bmod m) \times (h/m) + [i/m]$ 番目、

垂直方向の画素の位置が、 0 番目を最初として、 $(j \bmod n) \times (v/n) + [j/n]$ 番目となるように ($[]$ は、Gauss の記号、 $[]$ の中の数値を越えない最大の整数を表す)、

それぞれ前記フレームメモリ上に書き込むことを特徴とする請求項 1 記載の画面合成回路。

20 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複数の入力画像信号を一つの画面上に合成して、一つの画像として出力する画面合成回路に係り、特に、複数の場所で会議を行って各地点から伝送されてきた画像信号を、一つの画像に合成する多地点テレビ会議システムに用いて好適な画面合成回路に関する。

【0002】

【従来の技術】

30 【従来技術とテレビ会議との関連】以下、図 5 を用いて、従来の画面合成回路を多地点テレビ会議システムを例にとって説明する。図 5 は、一般的な多地点テレビ会議システムの構成図である。多地点テレビ会議とは、

「1 地点対 1 地点の間に開催される」通常のテレビ会議に対し、「3 以上の複数地点のテレビ会議端末を結び、その中の任意の 1 地点の画像を表示したり、複数の地点の画像を合成して一つの画面上に表示して開催される」ものをいう。多地点テレビ会議システムは、3 以上の複数の地点にあるテレビ会議端末と、サービス統合ディジタル網 (ISDN: Integrated Services Digital Network) 等の伝送路を介してそれらのテレビ会議端末と接続された多地点制御装置からなる。

40 【0003】テレビ会議端末 0 は、カメラ 1、符号化装置 2、復号化装置 8、モニタ 9 で構成される。このテレビ会議端末 0 は、カメラ 1 から取り込んだ画像信号を符号化装置 2 により符号化して、元の信号よりも情報量を圧縮した符号化信号を生成し、伝送路 3 を介して多地点制御装置 100 に伝送する。多地点制御装置 100 は、復号化装置 4、画面合成回路 5、操作機 6、符号化装置 7 で構成される。多地点制御装置 100 は、各地点

から送られてきた符号化信号を復号化する復号化装置 4 を接続地点数と同じ台数備え、伝送されてきた符号化信号を各復号化装置 4 により元の画像信号に復元する。復元した複数の画像信号を、受信側や操作器 6 から指定された分割モードに従って、画面合成回路 5 で 1 枚の画像に合成して再び符号化し、各テレビ会議端末 0 に伝送する。各テレビ会議端末 0 は、多地点制御装置 1 0 0 から伝送されてきた合成画像の符号化信号を、復号化装置 8 で復号化してモニター 9 に表示する。このようにして、会議に参加している人は、複数人の参加者を画面上で見ながら会議を開催することができる。

【 0 0 0 4 】〔従来の画面合成回路の構成〕次に、4 地点を結んで行われる多地点テレビ会議を例にとり、図 6 および図 8 を用いて従来技術に係る画面合成回路 5 の構成および動作を説明しよう。図 6 は、従来技術に係る画面合成回路のブロック図である。また、図 8 は、画面合成回路への入力から出力までの各段階の画像を模式的に示した図である。一般に、画面合成回路へ入力される 4 つの復号化信号は、各々独立の復号化装置で復号化されるため、周波数や位相が揃っていない。そこで、以下の手順で画像を合成する。

【 0 0 0 5 】(1) 図 6 のサブサンプル回路 1 0 によって、各復号化信号を、水平、垂直各々半分を間引いて信号の情報量が $1/2$ になるようにする。間引いた結果、元に画像と比べて面積が 4 分の 1 の大きさの小画面になる。この小画面は、例えば図 8 の I I の列に示すように、元の復号化画像である I の列において白丸で示した画素で構成される。

(2) (1) のステップで縮小した小画面を、図 6 のバッファメモリ 1 1 に書き込み、適当に遅延させる。バッファメモリ 1 1 への書き込み同期信号は、各復号化装置より別々に供給される。

(3) 次に、フレームメモリ 1 3 の書き込みアドレス生成回路 1 4 が生成するクロックの同期に従い、バッファメモリ 1 1 から (2) のステップで書き込んだ小画面の画像信号を読み出す。

(4) このとき、制御回路 4 5 は、書き込みアドレス生成回路の出力値と、操作器により指定される画面分割モードに基づいて画像選択スイッチ 1 2 を切り替え、複数のバッファメモリの小画面のうち、フレームメモリへ書き込む信号を一つ選択する。

(5) 選択した信号を、書き込みアドレス生成回路 1 4 で生成したアドレスに基づいてフレームメモリ 1 3 へ書き込み、4 つの小画面を合成した画像を作成する。この操作の結果、例えば、図 8 の I I I の列に示すように、第 1 の入力画像である復号化画像 A を縮小した小画面は、画面左上の位置に書き込まれ、第 2 の入力画像である復号化画像 B を縮小した小画面は、画面右上の位置に書き込まれる。また、第 3 の入力画像である復号化画像 C を縮小した小画面は、画面左下の位置に書き込まれ、

第 4 の入力画像である復号化画像 D を縮小した小画面は、画面右下の位置に書き込まれる。

(6) アドレス切り替えスイッチ 1 6 を切り替え、読み出しアドレス生成回路を選択する。そこで生成された読み出しアドレスに従って、通常のテレビカメラの様に左から右への走査を上からのラインから始めて下へ向かって行い、フレームメモリから合成画像を読み出す。

【 0 0 0 6 】

【発明が解決しようとする課題】上記従来技術は、一般的な画面合成回路を有するテレビ会議システムについて述べたものである。しかしながら、構成を簡易にして、装置の小型化経済化を図ることに關しては考慮されていない。以下、図 7 を用いて、本発明が解決しようとするこの課題について説明する。

【 0 0 0 7 】図 7 は、従来の画面合成回路のバッファメモリの構成図である。バッファメモリ 1 1 は、メモリ部 2 1 と、メモリ部への書き込みアドレス生成回路 2 2、メモリ部からの読み出しアドレス生成回路 2 3、アドレス切り替えスイッチ 2 4、減算回路 2 5、比較回路 2 6 で構成される。メモリ部 2 1 への書き込みアドレスは、書き込みアドレス回路 2 2 で生成され、復号化装置から与えられる書き込み同期信号に従って行われる。復号化装置は独立に動作しているので、この書き込み同期信号はそれぞれタイミングが異なる。一方、メモリ部 2 1 からの読み出しは、複数の小画面から一つの画像を合成するために、各バッファメモリに対し共通の読み出し同期信号により行う必要がある。この共通の読み出し同期信号は、図 6 のフレームメモリ 1 3 の書き込みアドレス生成回路 1 4 から与えられる。

【 0 0 0 8 】したがって、メモリ部 2 1 への書き込みアドレスの位置と、そこからの読み出しアドレスの位置とは無関係であり、両者の差は、時間の経過に伴い徐々に拡大する。メモリ部 2 1 は有限の容量しか格納できないから、両者の位置の差が大きくなると、メモリ部 2 1 はオーバーフロー、またはアンダーフローを起こすことになる。この様に、メモリ部 2 1 はオーバーフロー、またはアンダーフローを起こすという不具合を回避するため、以下の処理を行う。すなわち、書き込みアドレス生成回路 2 2 と読み出しアドレス生成回路 2 3 の値の差分を減算回路 2 5 で計数する。その結果を比較回路 2 6 で判定し、読み書きのアドレス位置の差分が 1 画面分より大きくなると、1 画面読み飛ばしたり、同じ画面を 2 回読み出す命令を、読み出しアドレス生成回路 2 3 に送出する。

【 0 0 0 9 】従来の画面合成回路は、読み書きアドレスの差分拡大を防止するために以上のように複雑な処理を行うので、装置規模が大きくなり、多地点制御装置を小型経済化する際の支障となるという問題点があった。本発明は、上記問題点を解決するためになされたもので、その目的は、簡単な構成で位相差のない画像を合成でき

る、小型で経済的な画面合成回路を提供することにある。

【0010】

【課題を解決するための手段】上記目的を達成するために、本発明の画面合成回路に係る発明の構成は、複数の入力画像信号のうちのひとつを選択する画像選択スイッチと、その画像選択スイッチの切り替えを制御する制御回路と、画像選択スイッチにより選択された画像信号を書き込むフレームメモリと、そのフレームメモリへの画像信号の書き込みアドレスを生成し、画像選択スイッチの切り替えのための情報を制御回路へ送る書き込みアドレス生成回路と、フレームメモリからの読み出しアドレスを生成する読み出しアドレス生成回路と、書き込みアドレス生成回路と読み出しアドレス生成回路を切り替えるアドレス切り替えスイッチとを有し、書き込みアドレス生成回路は、水平方向のアドレスをカウントする水平アドレスカウンタと、垂直方向のアドレスをカウントする垂直アドレスカウンタと、水平アドレスカウンタの出力値を変換し、画像選択スイッチで選択した画像信号を書き込むフレームメモリの水平アドレス値を出力する水平並べ換え回路と、垂直アドレスカウンタの出力値を変換し、画像選択スイッチで選択した画像信号を書き込むフレームメモリの垂直アドレス値を出力する垂直並べ換え回路とを備え、複数の入力画像信号を、書き込みアドレス生成回路からの共通の読み出し同期信号に基づいて読み出し、読み出した画像信号を、画像選択スイッチにより選択し、水平並べ換え回路、垂直並べ換え回路の出力値に基づいて、フレームメモリに書き込み、読み出しアドレス生成回路で生成したアドレスに従って読み出して出力するようにしたものである。

【0011】より詳しくは、複数の入力画像信号が、 k 個あって(k は、正の整数)、 $m \times n = k$ を満たす条件の下で、前記指定された分割モードが、水平 m 個、垂直 n 個に等分割する場合であり(m 、 n は、正の整数)、合成された画面の画素数が、水平画素数 h 、垂直画素数 v (h 、 v は、正の整数)である場合において、画像信号の読み出し時の水平アドレスカウンタの値が i (i は、 0 から $h-1$ までの整数を巡回する)、垂直アドレスカウンタの値が j (j は、 0 から $v-1$ までの整数を巡回する)のときは、複数の入力画像信号から、 0 番目を最初として、第 $\{(j \bmod n) \times m + (i \bmod m)\}$ 番目の入力画像信号を前記画像選択スイッチにより選択して($(j \bmod n)$ 、 $(i \bmod m)$ は、 j を n で、 i を m でそれぞれ割った余りを表わす、以下この請求項において、同じ)、フレームメモリ上に、水平方向と垂直方向の位置を合成される画面の

画素の位置と対応させて書き込むものとして、水平並べ換え回路および垂直並べ換え回路の出力値に基づいて、水平方向の画素の位置が、 0 番目を最初として、 $(i \bmod m) \times (h/m) + [i/m]$ 番目、垂直方向の画素の位置が、 0 番目を最初として、 $(j \bmod n) \times (v/n) + [j/n]$ 番目となるように($[]$ は、Gaussの記号、 $[]$ の中の数値を越えない最大の整数を表わす)、それぞれフレームメモリ上に書き込むようにしたものである。

10 【0012】

【発明の実施の形態】以下、本発明に係る一実施形態を図1ないし図3を用いて説明する。図1は、本発明の画面合成回路を用いた多地点テレビ会議システムの構成図である。図2は、本発明の画面合成回路のブロック図である。また、図3は、画面合成回路への入力から出力までの各段階の画像を模式的に示した図である。図5に示した従来の多地点テレビ会議システムの構成では、各復号化回路から別々の同期信号が画面合成回路に供給されていた。一方、図1に示される本実施形態では、共通の同期信号 $S1$ が、画面合成回路から各復号化装置に供給される。すなわち、図2に示すフレームメモリ13に対する書込アドレス生成回路14の同期信号を、バッファメモリではなく図1に示す復号化装置4に送出する。また、本発明の実施形態では、共通の同期信号で読み出した複数の復号化信号の一つを、画像選択スイッチ12で選択し、その信号を直接フレームメモリの適切なアドレス位置に書き込む。このように構成することにより、本発明では、図5に示される従来の画面合成回路におけるサブサンプル回路10やバッファメモリ11は不要となる。以下、本発明の実施形態での動作を、各画面の分割モードにより場合分けして説明しよう。

【0013】〔ある1地点の画像を1画面モードで表示する場合〕まず、画面分割は行わずに、ある1地点から送られてきた画像信号をフレームメモリ13に書き込む場合を説明する。この場合には、画像選択スイッチ12は、ある一つの復号化装置の出力に常に接続される。そして、その出力のみがフレームメモリ13に書き込まれる。したがって、以下の表1に示すように、水平アドレスカウンタ値と水平アドレスカウンタ値、垂直アドレスカウンタ値が、そのまま水平並べ換え回路、垂直並べ換え回路から出力され、フレームメモリ13への書き込みアドレスとなる。並べ換え回路は実質的にはなにも処理は行わない。

【0014】

【表1】

表 1

1 画面表示時のフレームメモリへの書き込み信号と書き込みアドレス

(1) 書き込み信号：復号化装置A固定

(2) 水平アドレス

水平アドレス カウンタ値	0	1	2	3	4	5	6	7	8	9	10	...	351
水平アドレス 値	0	1	2	3	4	5	6	7	8	9	10	...	351

(3) 垂直アドレス

垂直アドレス カウンタ値	0	1	2	3	4	5	6	7	8	9	10	...	239
垂直アドレス 値	0	1	2	3	4	5	6	7	8	9	10	...	239

【0015】水平アドレスは、図2の水平アドレスカウンタ41が一つ進むとともに1つカウントアップする。垂直アドレスカウンタは水平アドレスカウンタが最大値を取ったときに1カウントアップする。ここで水平
20 アドレスカウンタ値の最大値、垂直アドレスカウンタ値の最大値は1画面のサイズによって決まる。例えば、一画面の水平方向の画素数を352、垂直方向の画素数を240とすると水平アドレスカウンタは、0から351までの値をとり、垂直アドレスカウンタは、0から239までの値をとる。垂直アドレスカウンタが最大値まで進み、かつ水平アドレスカウンタが最大値になったときに1画面分の信号の書き込みが完了する。

【0016】本実施形態では、表1に示されるように、合成画面上において左上の頂点を原点として、右方向に
30 行くほど水平アドレス値が増加し、下方向に行くほど垂直アドレス値が増加するような座標系を仮定した。そして、1画面分の信号の書き込みが完了すると、アドレス切り替えスイッチ16は、読み出しアドレス生成回路15に接続される。フレームメモリ13に書き込まれた画像信号は、読み出しアドレス生成回路で生成されるアドレスに従って、カメラ走査と同じ順序で読み出され、画面合成回路から出力される。出力された画像信号は、図1の符号化装置7で符号化されて、伝送路を介して各地点の端末に伝送される。

【0017】〔4地点の画像を4分割画面に合成表示する場合〕次に、図1ないし図3を用いて、4地点から送られてきた画像信号を、画面を4分割した一つの画像に合成する場合を説明する。図2に示すように、本発明では、フレームメモリへの書き込みアドレス生成回路14から供給された共通の同期信号S1により、4台の復号化装置から画像信号を読み出す。この同期信号は、書き込みアドレス生成回路14の、水平アドレスカウンタおよび垂直アドレスカウンタをカウントアップさせるクロックと同一である。

【0018】まず、書き込みアドレス生成回路の水平、垂直アドレスカウンタの双方が0のとき、図3において、左上を原点として各復号化画像の水平、垂直アドレス共に0の位置の画像信号を読み出す。そして、丸数字0で示した、復号化信号Aの画像信号を、画像選択スイッチ12により選択し、水平並べ換え回路42により指定されたフレームメモリアドレス（水平0、垂直0）の位置に書き込む。次に、水平アドレスカウンタを一つカウントアップして水平アドレスカウンタ1、垂直アドレスカウンタ0になる。このときは、各復号化信号の水平アドレス1、垂直アドレス0の位置の画像信号を読み出す。そして、復号化信号Bの丸数字1で示した画像信号を選択し、フレームメモリアドレス（水平176、垂直0）の位置に書き込む。水平アドレスカウンタ2、垂直
40 アドレスカウンタ0のときは、復号化装置Aの丸数字2の画像信号を選択し、フレームメモリアドレス（水平1、垂直0）の位置に書き込む。以下同様にして、丸数字の0、1、2…の順に従って、1ライン分の書き込みを行う。次に、2ラインめの書き込みについて説明する。垂直アドレスカウンタは、水平アドレスカウンタが最大値をとったときに一つカウントアップし、0から1となる。水平アドレスカウンタ0、垂直アドレスカウンタ1のときは、復号化装置Cの丸数字0の画像信号を選択し、フレームメモリアドレス（水平0、垂直120）の位置に書き込む。水平アドレスカウンタを一つカウントアップして水平アドレスカウンタ1、垂直アドレスカウンタ1のときは、復号化装置Dの丸数字1の画像信号を選択し、フレームメモリアドレス（水平176、垂直120）の位置に書き込む。同様にして、丸数字の0、1、2…の順に従って2ライン目の書き込みを行う。

【0019】以下の表2は、このようにして書き込みを行ったときの、4分割画面表示時のフレームメモリへの書き込み信号と書き込みアドレスを示したものである。

【表2】

表 2

4分割画面表示時のフレームメモリへの書き込み信号と書き込みアドレス

(1) 書き込み信号と水平アドレス

(a) 垂直アドレスカウンタ値が偶数の時

水平アドレスカウンタ値	0	1	2	3	4	5	6	7	8	9	10	...	351
画像信号	A	B	A	B	A	B	A	B	A	B	A		B
水平アドレス値	0	176	1	177	2	178	3	179	4	180	5	...	351

(b) 垂直アドレスカウンタ値が奇数の時

水平アドレスカウンタ値	0	1	2	3	4	5	6	7	8	9	10	...	351
画像信号	C	D	C	D	C	D	C	D	C	D	C		D
水平アドレス値	0	176	1	177	2	178	3	179	4	180	5	...	351

(2) 垂直アドレス

垂直アドレスカウンタ値	0	1	2	3	4	5	6	7	8	9	10	...	239
垂直アドレス値	0	120	1	121	2	122	3	123	4	124	5	...	239

【0021】すなわち、垂直アドレスカウンタ値が偶数かつ水平アドレスカウンタ値が偶数のときには、画像選択スイッチ12は、復号化画像Aを選択し、垂直アドレスカウンタ値が偶数かつ水平アドレスカウンタ値が奇数のときには復号化画像Bを選択する。垂直アドレスカウンタ値が奇数かつ水平アドレスカウンタ値が偶数のときには、画像選択スイッチ12は、復号化画像Cを選択し、垂直アドレスカウンタ値が奇数かつ水平アドレスカウンタ値が奇数のときには復号化画像Dを選択する。この画像選択スイッチ12の動作を制御するのは、制御回路45である。制御回路45は、書き込みアドレス生成回路14の水平アドレスカウンタ値、垂直アドレスカウンタ値、操作器6経由で与えられる画面分割モード（1画面や4分割画面等）に基づいて制御を行う。

【0022】以上のような処理の結果、フレームメモリ13から読み出された合成画像上では、図7に示すように、左上に復号化画像A、右上に復号化画像B、左下に復号化画像C、右下に復号化画像Dが配置される。

【0023】〔画像選択、およびメモリへの書き込みアドレスの一般式〕以上の実施の形態においては、4画面分割表示の場合を説明したが、同様の手法により、水平3分割、垂直2分割の6画面分割表示、水平、垂直共に3分割した9画面分割表示、水平4分割、垂直3分割の12画面分割表示、水平、垂直共に4分割の16画面分

割表示等、任意の画面合成も可能である。以下、このようなより一般的な画面分割の場合における一般的な画像選択スイッチの切り替え方法、および、水平アドレス変換回路、垂直アドレス変換回路における一般的なアドレスの変換式を図4を用いて説明しよう。

【0024】図4は、一般的な画面分割の場合の、画面合成回路への入力から出力までの各段階の画像を模式的に示した図である。入力される復号化画像信号の数がk個であり、 $m \times n = k$ を満たすように、水平m個、垂直n個の小画面に等分割した合成画面を作成する場合を考える。合成画面の画面サイズは、水平画素数h、垂直画素数vとする。ここで、k、m、n、h、vはいずれも正の整数である。水平アドレスカウンタ値は、0からh-1までの整数を巡回し、垂直アドレスカウンタ値は、0からv-1までの整数を巡回する。図4では、 $k=6$ 、 $m=3$ 、 $n=2$ の場合を例にとって図示している。

【0025】復号化画像信号の読み出し時の水平アドレスカウンタの値がi、垂直アドレスカウンタのアドレス値がjのとき、入力されるk個の復号化信号から、0番目を最初として、以下の第(式1)番目の画像信号を選択するように画像選択スイッチ12を切り替える。

【0026】

【数1】

$$(j \bmod n) \times m + (i \bmod m) \quad \dots \quad (式1)$$

ここで、 $j \bmod n$ は、jをnで割った余りを意味する。また、選択した(式1)番目の画像信号は、水

平方方向に第(式2)番目、垂直方向に第(式3)番目の小画面に書き込まれる。

【0027】

【数2】 $i \bmod m \dots$ (式2)

【0028】

【数3】 $j \bmod n \dots$ (式3)

各小画面の画素数は、水平方向 (h/m) 画素、垂直方向 (v/n) 画素となる。画像信号が書き込まれる位置

$$(i \bmod m) \times (h/m) + [i/m] \dots \quad (\text{式4})$$

【0030】

$$(j \bmod n) \times (v/n) + [j/n] \dots \quad (\text{式5})$$

(式4)、(式5)で、 $[]$ はGaussの記号であり、 $[]$ の中の数値を超えない最大の整数を表す。

【0031】以上のように画像選択スイッチを切り替え、図4のIの列においてk個の各入力画像の白丸で示した画素を順次選択し、選択した画素を、フレームメモリの上記水平アドレス、垂直アドレス位置に書き込むと、図4のIIの列に示したような水平 $m \times$ 垂直 $n = k$ 画面分割の画像が合成できる。同様に、9画面分割、12画面分割、16画面分割等、任意の分割画面の合成が可能となる。

【0032】〔入力および出力信号フォーマットについて〕一般的に、テレビ会議端末から伝送された符号化信号は、モニタに表示する最終段階のフォーマットであるNTSC信号フォーマットにまで復号化し、その画像信号を用いて、画面を合成する。NTSCコンポジット信号は、輝度信号と変調された色差信号とが多重されたコンポジット信号と呼ばれるフォーマットである。これに対し、輝度信号と色差信号を分離したフォーマットをコンポーネント信号と呼ぶ。輝度信号と色差信号は、性質が異なるため、多重したコンポジット信号のままでは符号化と整合性がよくない。そこで、符号化の際にコンポジット信号を輝度信号と色差信号とに分離したコンポーネント信号に変換する。そして、輝度信号、色差信号それぞれに適応したパラメータを用いて効率的に符号化し、伝送する。受信側では、符号化信号から輝度信号と色差信号を復元し、その後には色差信号を輝度信号に多重してコンポジット信号フォーマットとしてモニタ等に入力し表示する。本発明の画面合成回路は、このようなコンポジット信号にまで復元する前の、輝度信号と色差信号に分離されたコンポジット信号の段階で画面合成を行うこともできる。

【0033】〔画面サイズについて〕上記コンポジット・コンポーネント信号の違い以外にも、カメラやモニタ上での画像信号のフォーマットと、伝送路上での画像信号のフォーマットとで、画面のサイズが異なる場合がある。例えば、実施例においては、有効走査線本数が240本の場合を説明したが、これは日本の放送規格であり、カメラからの出力やモニタへの入力フォーマットであるNTSC信号フォーマットの有効走査線本数である。一方、伝送路上での画像フォーマットであり、動画画像符号化の国際標準の一つであるITU H. 261が

は、水平アドレスは、0番目を最初として(式4)に示され、垂直アドレスは0番目を最初として(式5)に示されるようになる。

【0029】

【数4】

【数5】

10 対象とする画像フォーマットでは、有効走査線本数は288本である。そのため、一般にはH. 261の復号化画像から、NTSC信号への信号フォーマット変換の際には、垂直方向のライン数を288本から240本に変換した後、NTSC信号を生成している。しかし、本発明の画面合成回路を用いると、読み出し時の画像信号のアドレスを制御回路で制御することによって、画面合成の際にライン数の変換も同時に行うことができる。したがって、走査線本数が288本のまま画面合成回路に入力して直接の合成処理を行い、NTSC信号のライン数を持つ合成画像を作成することができる。

【0034】

【発明の効果】本発明の画面合成回路によれば、簡単な構成で位相差のない画像を合成でき、小型で経済的な画面合成回路を提供することができる。

【図面の簡単な説明】

【図1】本発明の画面合成回路を用いた多地点テレビ会議システムの構成図である。

【図2】本発明の画面合成回路のブロック図である。

【図3】画面合成回路への入力から出力までの各段階の画像を模式的に示した図である。

【図4】一般的な画面分割の場合の画面合成回路への入力から出力までの各段階の画像を模式的に示した図である。

【図5】一般的な多地点テレビ会議システムの構成図である。

【図6】従来技術に係る画面合成回路のブロック図である。

【図7】従来の画面合成回路のバッファメモリの構成図である。

40 【図8】画面合成回路への入力から出力までの各段階の画像を模式的に示した図である。

【符号の説明】

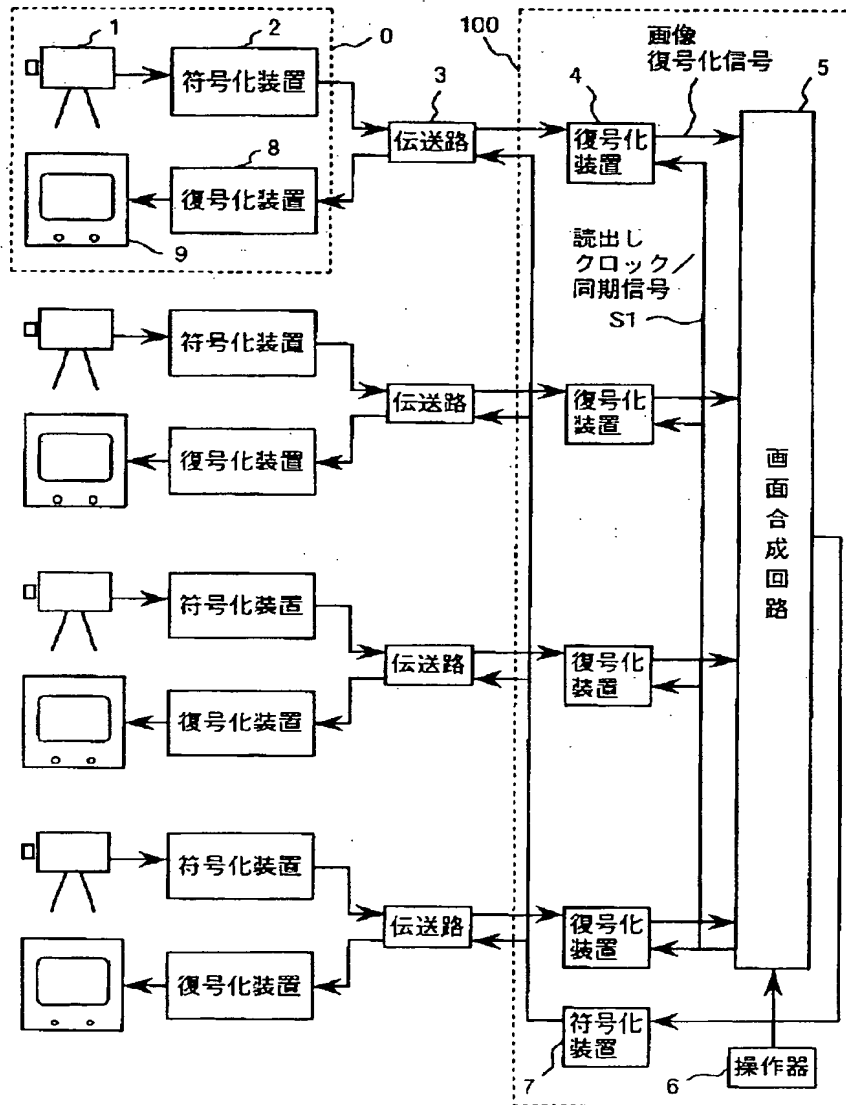
0…テレビ会議端末、1…テレビカメラ、2、7…符号化装置、3…伝送路、4、4'、8…復号化装置、5、5'…画面合成回路、6…操作器、9…テレビモニタ、10…サブサンプル回路、11…バッファメモリ、12…画像選択スイッチ、16、23…アドレス切り替えスイッチ、13…フレームメモリ、14、14'…書込アドレス生成回路、15…読出アドレス生成回路、21…メモリ部、22…書込アドレス生成回路、24…読出ア

ドレス生成回路、25…減算回路、26…比較回路、4
 1…水平アドレスカウンタ、42…水平並べ換え回路、
 43…垂直アドレスカウンタ、44…垂直並べ換え回

路、45、45'…制御回路、100…多地点制御装
 置。

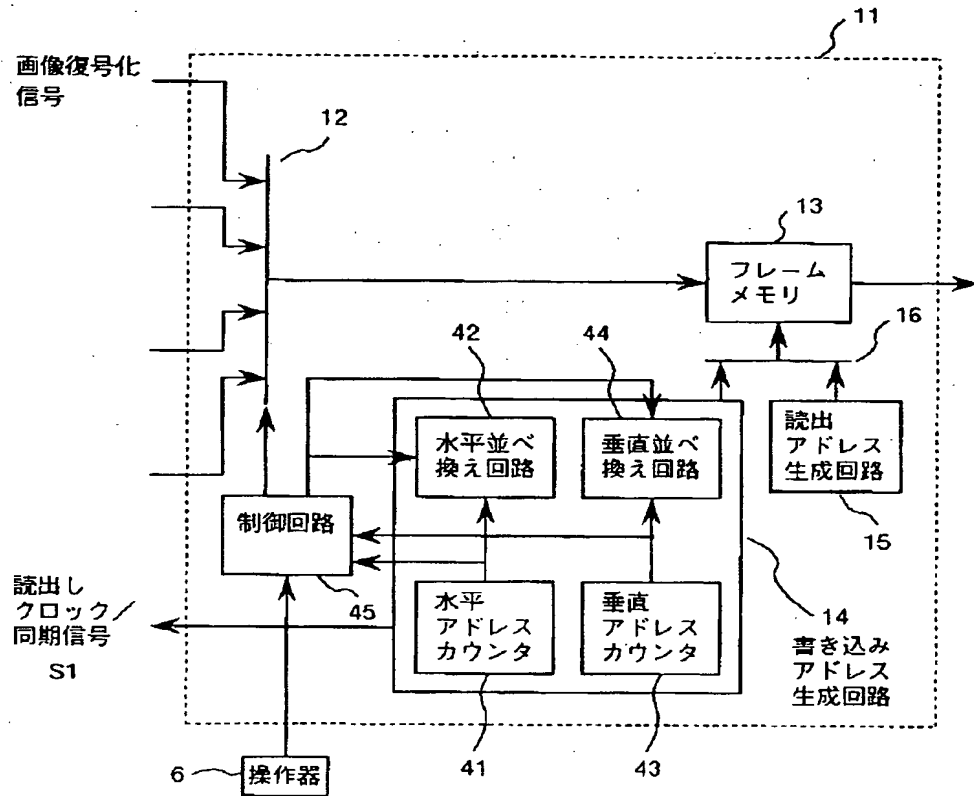
【図1】

図 1



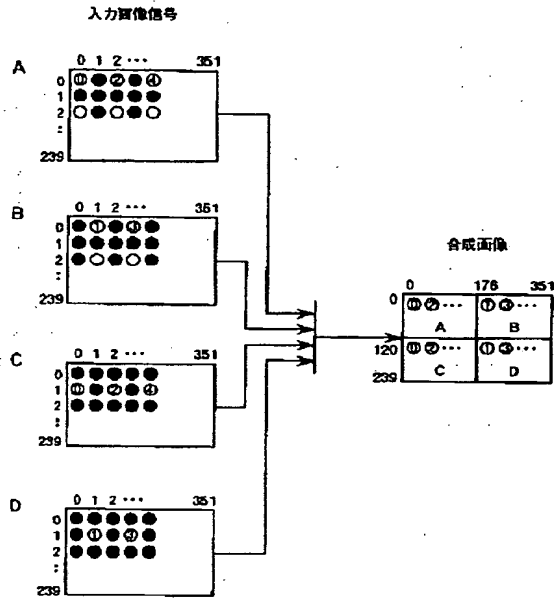
【図 2】

図 2



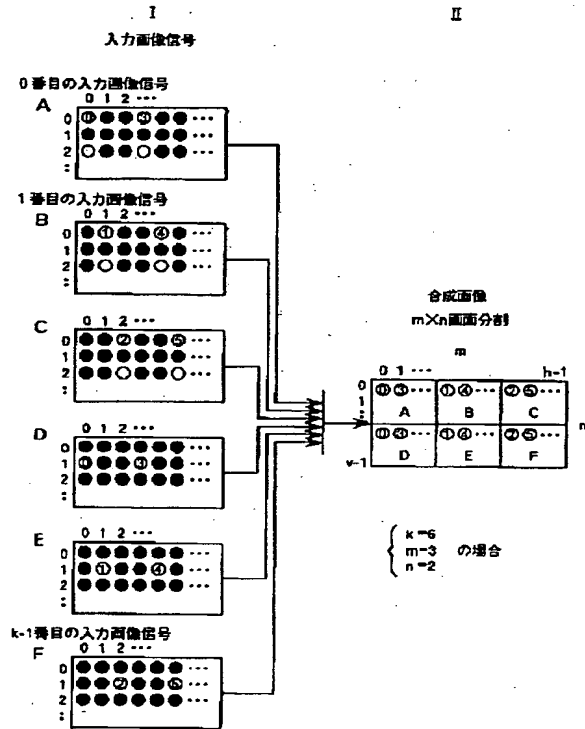
【図3】

図 3



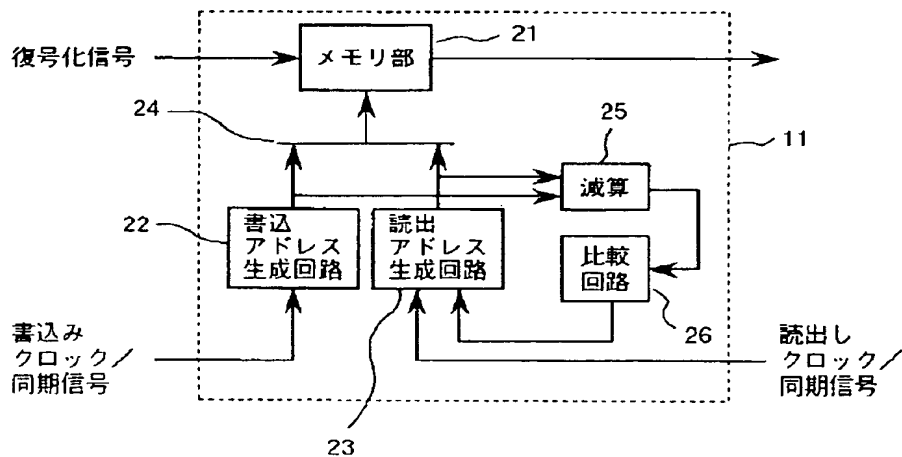
【図4】

図 4



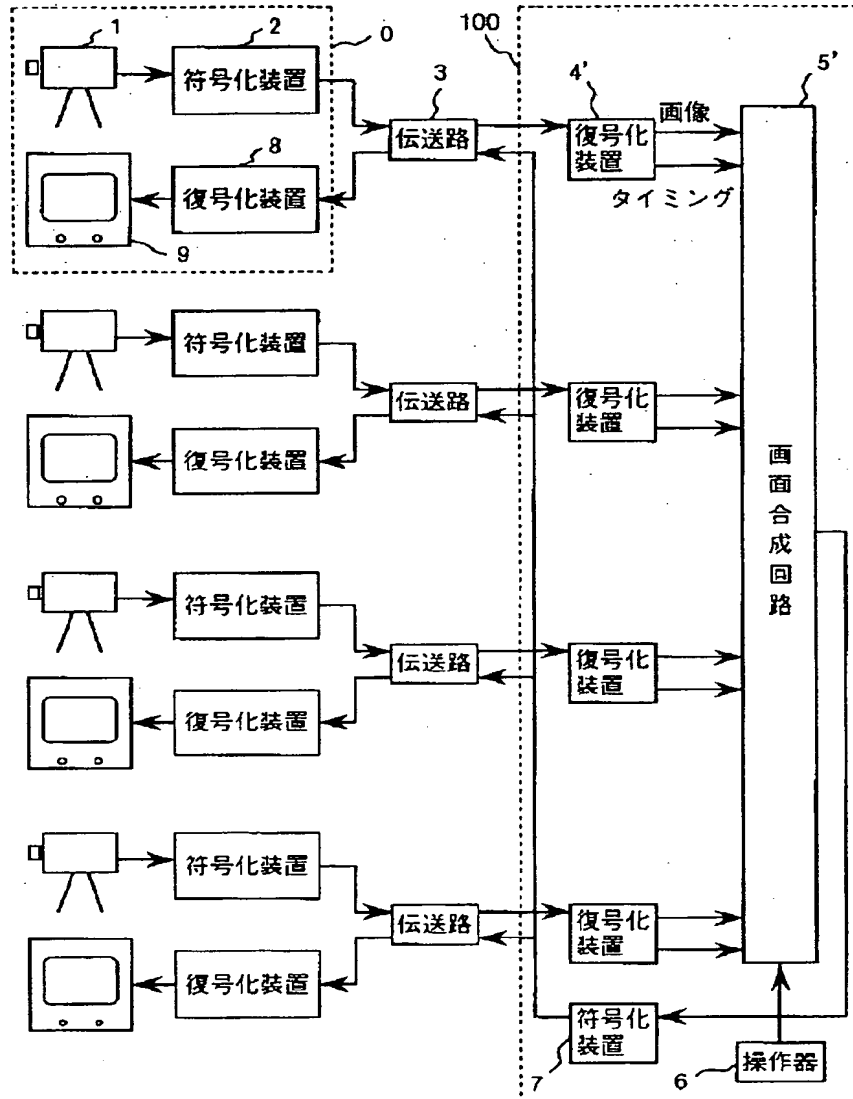
【図7】

図 7



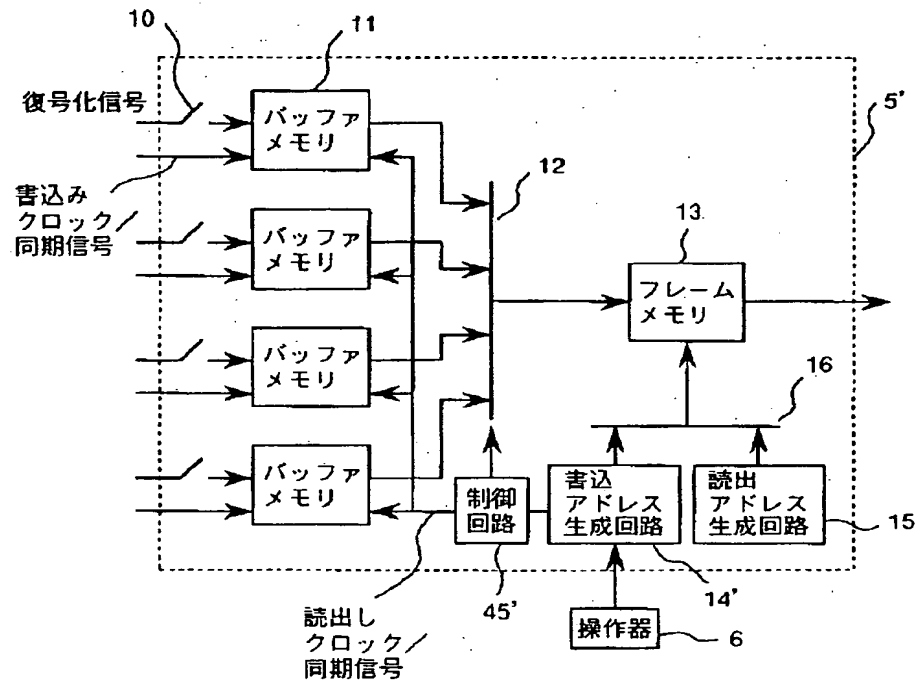
【図 5】

図 5



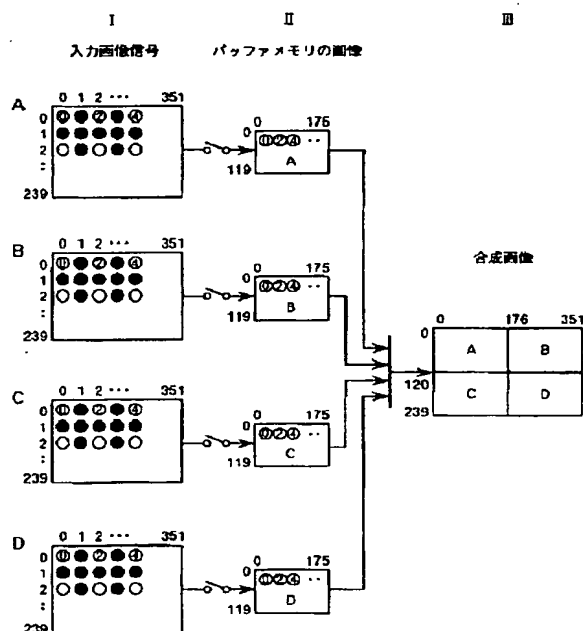
【図 6】

図 6



【図 8】

図 8



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.